طراحی و شبیه سازی تقویت کننده عملیاتی کسکود تاشده تک سر

نویسندگان: مریم فریور – farivar.maryam@yahoo.com
سید پرویز موسوی – ip.adrapana2@gmail.com

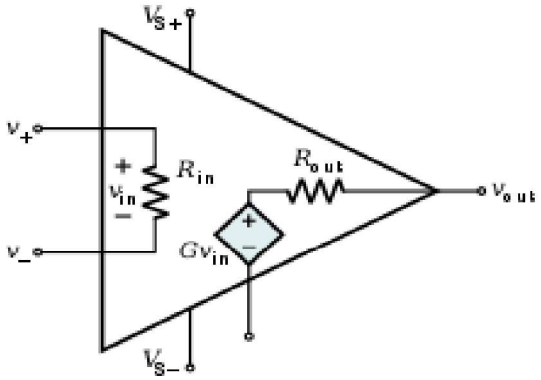
چکیده: در این مقاله، طراحی تقویت‌کننده عملیاتی کسکود تاشده و تک سر بررسی‌شده است. پارامترهای مهم این تقویت‌کننده به‌گونه‌ای تنظیم‌شده است که به بهره بالا و سوئینگ خروجی قابل‌قبول و هم‌چنین توان مصرفی پایین دسترسی یابیم. ابتدا مزایای تقویت‌کننده کسکود تاشده تک سر بررسی می‌گردد و بر همین اساس پارامترهای موردنظر را عنوان کرده و مدار را به‌گونه‌ای طراحی می کنیم که خواسته‌های ما را برآورده نماید و در بخش پایانی با استفاده از شبیه‌سازی بهره، سوئینگ، توان مصرفی، SR و THD و PM بررسی‌شده و نتایج ارائه گردیده است.

واژگان کلیدی: بهره، تقویت‌کننده کسکود تاشده تک سر، توان مصرفی، سوئینگ.

۱- مقدمه

طراحی مدارات آنالوگ با کارایی بالا باوجود مشکل کوچک بودن تغذیه، به امری بسیار چالش‌برانگیز تبدیل‌شده و مانع اصلی پیشرفت در مدارات آنالوگ تقویت‌کننده‌های عملیاتی می‌باشند. در مدارات با تغذیه کوچک، سوئینگ ولتاژ خروجی علاوه بر سرعت، توان و بهره یکی از پارامترهای مهم خواهد بود. ساختارهای متعددی برای تقویت‌کننده‌های عملیاتی با بهره بالا مورداستفاده قرارگرفته‌اند[۳]. برای داشتن بهره بالا ساختار کسکود بسیار معروف است.

تقویت‌کننده کسکود برای داشتن بهره بالا به بار زیاد نیاز دارد بنابراین از آیینه جریان به‌عنوان بار فعال استفاده می‌کنیم و با سری کردن آیینه‌های جریان، می‌توانیم بار فعال بزرگ‌تری داشته باشیم. ولی با اضافه کردن ترانزیستورهای بیشتر به‌صورت سری سوئینگ خروجی کاهش می‌یابد .برای حل این مشکل ساختار کسکود تاشده پیشنهاد می‌شود. بدین‌صورت بهره افزایش داشته ولی در سوئینگ خروجی تأثیر منفی نخواهد داشت.

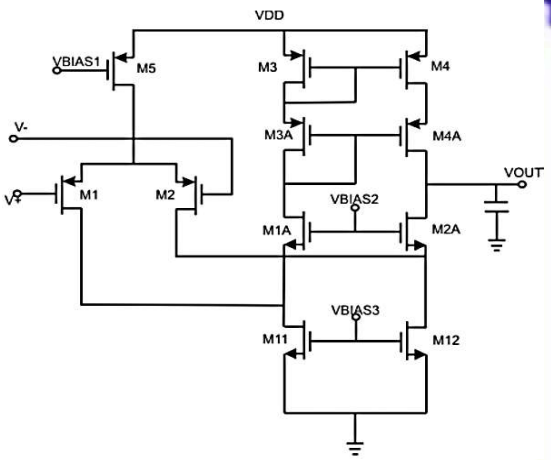


همان‌طور که قبلاً ذکر شد، در مدارات با تغذیه کوچک، سوئینگ خروجی عامل محدودکننده در طراحی خواهد بود .کسکود تاشده تک سر با افزایش سوئینگ ولتاژ خروجی، به‌عنوان مدل اساسی در این مقاله بررسی می‌شود.

سیگنال تک سر (۱)، سیگنالی است که پتانسیل آن نسبت به یک نقطه با پتانسیل ثابت که معمولاً زمین است سنجیده می‌شود. یک سیگنال تفاضلی (۲)، سیگنالی است که بین دو گره که نسبت به یک نقطه با پتانسیل ثابت تغییرات مساوی ولی مخالف دارند سنجیده می‌شود. یک امتیاز مهم عملکرد تفاضلی نسبت به تک سر، امنیت بیشتر آن نسبت به نویز محیطی است... این مقاله در ۴ بخش تنظیم‌شده است: در بخش ۲، ساختار استفاده‌شده برای این مقاله ارائه می‌شود که شامل مشخصات هر طبقه تقویت‌کننده است، در سومین بخش تمام روابط استفاده‌شده برای به دست آوردن طول و عرض ترانزیستورها و همچنین تعیین پارامترهای مورداستفاده در تحلیل دستی تقویت‌کننده تکنولوژی ۱۸۰ نانومتر تشریح می‌شوند. در بخش ۴ نتایج شبیه‌سازی با استفاده از نرم‌افزار hspice مطرح می‌شود و در بخش ۵ نتیجه‌گیری انجام می‌شود. بخش ۶ به منابع مورداستفاده اختصاص دارد.

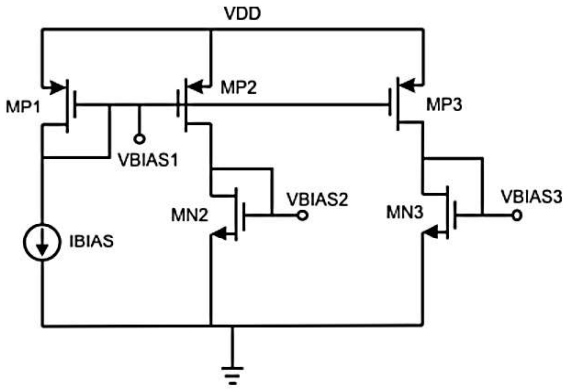
۲- ساختار تقویت‌کننده کسکود تاشده

در شکل ۱ مدار یک تقویت‌کننده عملیاتی کسکود تاشده تک سر با ورودی‌های pmos را مشاهده می‌کنید. این ساختار دارای ویژگی هایی از قبیل خود جبران سازی، تلفات توان پایین، مقاومت خروجی بالا و رنج حالت مشترک خوب است. طبقه آیینه جریان باعث افزایش مقاومت خروجی، ولتاژ اشباع کوچک، سوئینگ بالا و توان تلفاتی پایین می‌شود.



شکل ۱: آمپ‌امپ کسکود تاشده تک سر

قابل‌ذکر است که ولتاژهای بایاس موردنیاز از مدارهای ترانزیستوری (مثل اتصال دیودی در شکل ۲) ایجاد می‌شوند.



شکل ۲: مدار بایاس کسکود تاشده تک سر

۳- تحلیل دستی

می‌خواهیم ابتدا تحلیل دستی را برای این تقویت‌کننده انجام دهیم. برای این‌که مدار دارای بهره بالا، سوئینگ قابل‌قبول و توان تلفاتی پایین باشد لازم است تحلیل و شبیه‌سازی به‌گونه‌ای انجام شود که حداقل مشخصات جدول ۱ را برآورده نماید.

برای تحلیل دستی مراحل را به‌صورت زیر دنبال می‌کنیم:

$$f_{UGB} = g_{m1,2} / 2\pi Cl$$
$$g_{m1,2} = 200 \times 106 \times 2\pi \times 2 \times 10\text{-}12 = 2.5m$$
$$g_{m1,2} > 2.5m$$

بنابراین $g_{m1,2} = 12$ در نظر می‌گیریم. هرچه مقدار g_m بیشتر باشد بهتر است زیرا gm اثرش را در بهره نشان می‌دهد و باعث افزایش بهره می‌شود. البته باید تا حدی زیاد شود که ترانزیستورها از ناحیه اشباع خارج نشوند.

جدول ۱: تعریف پارامترهای تقویت‌کننده کسکود تاشده تک

Parameter	Value
Gain	$>60db$
ωu	$>2\pi*200MHZ$
S.R	$>200V/\mu sec$
Vcmi	$=0.7V$
Vcmo	$=0.7V$
Peak to peak output swing	$>0.5Vp-p$
CL	$=2pf$
Vdd	$=1.8V$
PM > 60 º	> 60

$S.R = I_{m5} / Cl$
$I_{D5} = S.R \times Cl = 400\mu A$ $I_{D5} > 400\ \mu A$

مقدار I_{D5}=2mA در نظر می‌گیریم.

$I_{D1,2} = I_{D5} / 2 = 1mA$

$g_{m1,2} = \sqrt{2ß\, I_{D1,2}}$ $ß = 0.072$
$ß = \mu_p C_{ox} (w/l)_{1,2}$

فرض می‌کنیم:

$\mu_p C_{ox} = 50\ \mu A/V$ $\mu n\, C_{ox} = 150\ \mu A/V_2$
$(w/l)_{1,2} = 0.072/50\mu = 1400$

مقدار $V_{gs} = 0.65$ را در نظر می‌گیریم.

$V_{th} = 4mV$
$I_{D1} = 1/2\ \mu_p\, Cox\, (w/l)_{1,2}(V_{gs1}\text{-}V_{th})^2$ $V_{gs1} = 0.5V$

مدار از بالا دارای سوئینگ زیر است:

$V_{DD} - V_{eff4} - V_{eff\,4a}$

مدار از پایین دارای سوئینگ زیر است:

$V_{eff12} + V_{eff2a}$

مطابق آنچه در خواسته‌های پروژه داشتیم مقدار این سوئینگ خروجی باید از ۰,۵ بیشتر باشد ما در اینجا سعی بر این داریم این مقدار از ۰,۷ بیشتر شود. برای این منظور در عمل باید (w/l) را افزایش داده و V_{gs} را کاهش داده به شرطی که ترانزیستورها وارد ناحیه cut off و linear نشود.

حال با استفاده از این موارد مقدار (w/l) ترانزیستورهای دیگر را نیز می‌توان به دست آورد:

$V_{DD} - V_{eff4} - V_{eff\,4a} - V_{eff12} - V_{eff2a} > 0.7$

$V_{eff4} + V_{eff\,4a} + V_{eff12} + V_{eff2a} > 1.1$

فرض می‌کنیم:

www.kahrobamag.ir

$V_{eff12} = V_{eff2a} = 0.1$ $V_{eff4} = V_{eff4a} = 0.12$

$(w/l) = I_D / ½ \times \mu \times V_{eff}^2$

$(w/l)_{1a,2a} = (w/l)_{1a,2a} = 1333$ $(w/l)_{3,4} = (w/l)_{3a,4a} = 2770$

۴- شبیه‌سازی با استفاده از نرم‌افزار hspice

با استفاده از نرم‌افزار مدارها را شبیه‌سازی می‌کنیم. مقادیر به‌دست‌آمده از شبیه‌سازی تا حد زیادی مشابه مقادیر به‌دست‌آمده از تحلیل دستی هستند. پس از پیاده‌سازی با نرم‌افزار با تغییر مقادیر (w/l) شرایطی را فراهم کردیم که همه ترانزیستورها در ناحیه اشباع قرار بگیرند، از طرفی ولتاژ گره خروجی که با حرف g نام‌گذاری شده است نیز بیشتر از ۰/۷ باشد.

جدول ۲: ابعاد ترانزیستورها و مقادیر المان‌های مورداستفاده در مقدار نهایی و شبیه‌سازی

Parameter	Value
m_5	(w/l)=1100
m_1, m_2	(w/l)=1400
m_3, m_4, m_{3a}, m_{4a}	(w/l)=2700
m_{1a}, m_{2a}	(w/l)=900
m_{11}, m_{12}	(w/l)=1000
m_{p1}	(w/l)=50
m_{p2}	(w/l)=70
m_{p3}, m_{n2}, m_{n3}	(w/l)=38

۵- نقاط کار و ولتاژ مؤثر هر ترانزیستور

با استفاده از تحلیل OP می‌توان مقادیر نقاط کار و ولتاژ مؤثر ترانزیستورها را به دست آورد.

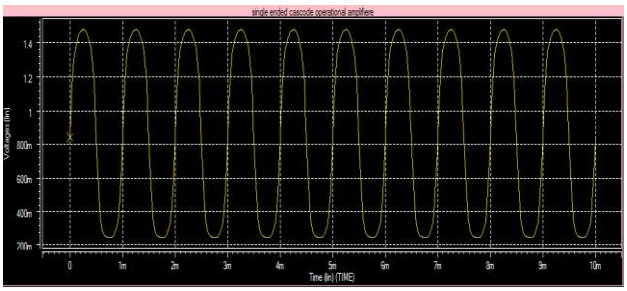
گره	ولتاژ	گره	ولتاژ
A	577.625m	Vbias1	1.1153
C	116.9835m	Vbias2	575.1774m
C	116.9835m	Vbias3	526.6023m
D	1.3178	V+	0
E	1.3178	V-	0
F	835.5535m	Vdd	1.8

۶- پاسخ زمانی تقویت‌کننده

برای محاسبه پاسخ زمانی تقویت‌کننده از تحلیل transient یا همان تحلیل گذرا در نرم‌افزار شبیه‌سازی استفاده می‌کنیم. این تحلیل به ازای ورودی‌های سینوسی در حوزه زمان به دست می آید.

شکل ۳ نمودار خروجی این تحلیل را نمایش می‌دهد. همان‌طور که مشاهده می‌شود مقدار V_{cmo} که باید بیشتر ۰/۷ ولت باشد و

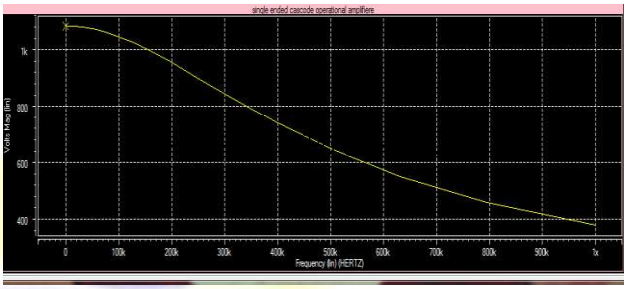
ترانزیستور	I_D	V_{ds}
M5	-2.2809m	-1.2224
M1	-1.1404m	-460.6420m
M2	-1.1404m	-460.6420m
M3	-644.2314u	-482.2232m
M4	-644.2314u	-482.2232m
M3a	-644.2314u	-482.2232m
M4a	-644.2314u	-482.2233m
M1a	644.2322u	718.5700m
M2a	644.23222u	718.5700m
M11	1.7847m	116.9835m
M12	1.7847m0-100u	-684.7478m
Mp1	-100u	-684.7478m
Mp2	-142.6037u	-1.2248
Mp3	-77.7492u	-1.2734
Mn2	142.6038u	575.1774m
Mn3	77.7492u	526.6023m



در شبیه‌سازی به مقدار ۰/۸۳ ولت یا همان ۸۳۰ میلی ولت قابل‌رؤیت در نمودار رسید.

۷- پاسخ فرکانسی تقویت‌کننده

برای محاسبه پاسخ فرکانسی تقویت‌کننده از تحلیل ac در نرم‌افزار شبیه‌سازی استفاده می‌کنیم. در این تحلیل منابع باید از نوع ac باشند.



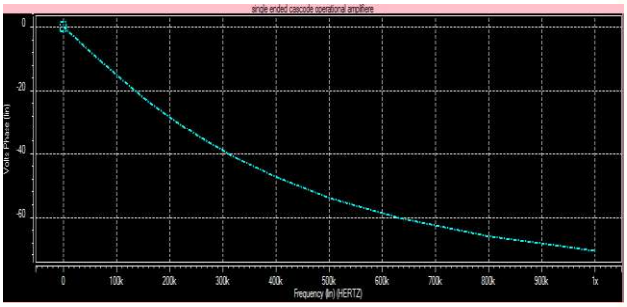
شکل ۴: پاسخ فرکانسی تقویت‌کننده

شکل ۴ نمودار خروجی این تحلیل را برای فرکانس‌های ۱ هرتز تا ۱ مگاهرتز نمایش می‌دهد.

www.kahrobamag.ir

۸- فاز خروجی

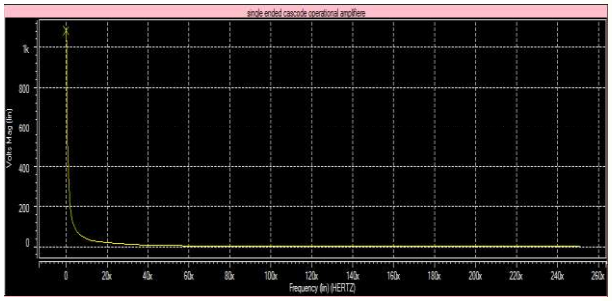
فاز خروجی را نیز از تحلیل ac می‌توان به دست آورد. شکل ۵ نمودار خروجی این تحلیل را نمایش می‌دهد.



شکل ۵: نمودار فاز خروجی

۹- فرکانس بهره واحد

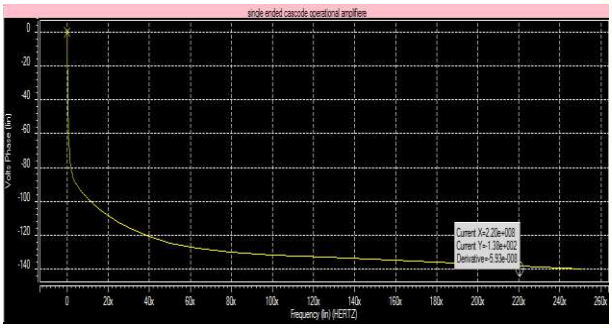
فرکانس بهره واحد فرکانسی است که در آن مقدار فرکانس برابر با یک می‌شود. در نمودار پاسخ فرکانسی شکل ۴ این مقدار قابل‌رؤیت نیست مجدداً پاسخ فرکانسی را برای بازه فرکانسی گسترده‌تری ترسیم نموده‌ام تا بتوان این مقدار را مشاهده کرد. نمودار مربوط به آن در شکل ۶ نمایش داده‌شده است.



شکل ۶: فرکانس بهره واحد f_u = 220Mhz

۱۰- حاشیه فاز

برای به دست آوردن حاشیه فاز باید مقدار فاز را به ازای فرکانس بهره واحد به دست آورد. شکل ۷ این نمودار را نمایش می‌دهد.



شکل ۷: حاشیه فاز PM = 135

۱۱- توان مصرفی کل

میزان توان مصرفی هر المان و درنهایت میزان توان مصرفی کل را با تحلیل OP. می‌توان به دست آورد که مقادیر حاصل از آن در فایل نت لیست موجود است.

**** voltage sources

element 0:vdd 0:v+ 0:v-

volts 1.8000 0. 0.

current-3.8897m 0. 0.

power 7.0015m 0. 0.

total voltage source power dissipation=7.0015m watts

***** current sources

element 0:ibias

volts 1.1153

current 100.0000u

power-111.5252u

total current source power dissipation = -111.5252u watts

۱۲- محاسبه THD

برای محاسبه THD از تحلیل four. در تحلیل transient استفاده می‌کنیم که مقادیر زیر را می‌دهد. Hspice با استفاده از نتایج تحلیل گذرا ضرایب ۹ هارمونیک اول از سری فوریه را به دست می‌آورد.

fourier components of transient response v(g)
dc component = 6.980E-01

harmonic no	frequency (hz)	fourier component	normalized component	phase (deg)	normalized phase (deg)
1	100.0000k	10.0161m	1.0000	179.5620	0.
2	200.0000k	5.0078m	499.9735m	-179.6801	-359.2421
3	300.0000k	3.3386m	333.3221m	-179.1879	-358.7499
4	400.0000k	2.5040m	250.0019m	-178.7622	-358.3242
5	500.0000k	2.0033m	200.0129m	-178.3630	-357.9250
6	600.0000k	1.6696m	166.6892m	-177.9771	-357.5391
7	700.0000k	1.4312m	142.8885m	-177.5989	-357.1609
8	800.0000k	1.2524m	125.0397m	-177.2253	-356.7873
9	900.0000k	1.1134m	111.1588m	-176.8550	-356.4170

total harmonic distortion = 73.4695 percent

۱۳- ولتاژ نویز خروجی

برای به دست آوردن ولتاژ نویز خروجی از تحلیل noise. در تحلیل ac استفاده می‌کنیم. مقدار نویز با استفاده از شبیه‌سازی به‌صورت زیر ارائه می‌گردد.

www.kahrobamag.ir

the results of the sqrt of integral (v^2 / freq)

using more points from fstart to fstop

results in more accurate total noise values.

total output noise voltage = 6.6229m volts

total equivalent input noise = 13.6995u

۱۴- مقایسه و نتیجه‌گیری

با مقایسه نتایج به‌دست‌آمده از بخش ۴ و مشخصات ذکرشده برای آپ امپ موردنظر در بخش ۳ می‌توان گفت که بهره تا حد مطلوبی بالا است و سوئینگ خروجی با توجه به V over drive کوچک در تکنولوژی ۱۸۰ نانومتر مطلوب است. ازجمله موارد قابل‌توجه مقدار بسیار مناسب PM است که برای یک تقویت‌کننده عملیاتی بسیار مهم است که در هیچ حالتی نباید ناپایدار شود یا حاشیه فاز قابل قبولی داشته باشد. با مقایسه نتایج شبیه‌سازی این مقاله و مقالات مرجع [۴]، [۵] و [۶] می‌توان گفت این مدار بالاترین حاشیه فاز را داراست. همچنین دارای بهره حالت مشترک بسیار پایین است که بسیار به صفر نزدیک است. با توجه به تغذیه ۱/۸ ولت شاهد سوئینگ بسیار مطلوب و توان مصرفی قابل‌قبول هستیم. ازجمله موارد بهبودیافته دیگر می‌توان به افزایش قابل‌توجه CMRR اشاره کرد. به‌طورکلی می‌توان گفت که عملکرد مدار در همه موارد بسیار مطلوب بوده است.

مراجع

[1] Grasso,A. D., Palumbo,G. and Pennisi,S., “Comparison of the Frequency Compensation Techniques for CMOS Two-Stage Miller OTAs” IEEE Trans Circuits. Syst. II: EXPRESS BRIEFS, Vol. 55, no. 11, November 2008

[2] Behzad Razavi.Design of Analog CMOS Integrated Circuits[M], McGRAW-HILL INTERATIONAL EDITION, 2001.

[3] Manju Sandhu ManjuBala “Design of Low Voltage Low Power Operational Amplifier” IEEE DOI

10.1109/ACCT.2012.46 p.p 368-373

[4] Banafsheh Alizadeh,Ali Dadashi, An Enhanced Folded Cascode Op-Amp in 0.18 µm CMOS

Process with 67dB Dc-Gain, 2011 Faible Tension Faible Consommation (FTFC)

[5] Jungwon Han, Student Member, IEEE, KwisungYoo, Dongmyung Lee, Student Member, IEEE,Kangyeop Park, Student Member, IEEE, Wonseok Oh, Member, IEEE, and Sung Min Park, Member, IEEE “A Low-Power Gigabit CMOS Limiting Amplifier Using Negative Impedance Compensation and Its Application” IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, VOL. 20, NO. 3, MARCH 2012

[6] MaríaRodanas Valero Bernal, S. Celma, N. Medrano, Member, IEEE, and B. Calvo, Member, IEEE “An Ultralow-Power Low- Voltage Class-AB Fully Differential Operational Amplifier for Long-Life Autonomous Portable Equipment ” IEEE Transaction on circuits and systems —II: EXPRESS BRIEFS,VOL.59, NO. 10, OCTOBER 2012.