نقاله‌های جریان و کاربرد آنها در مدارات مجتمع

نویسنده: امین شیخ نجدی- najdi@iaud.ac.ir
مریم ساکی- sakimaryam32@yahoo.com

چکیده: ازجمله روش‌هایی که در طراحی مدارهایی با توان پایین وسرعت بالا کاربرد دارد نقاله‌های جریان (Current conveyor) می‌باشند. نقاله‌های جریان یک قطعه با سه، چهار یا پنج ترمینال است که با ترکیبی از سایر ادوات الکترونیکی (ازجمله ترانزیستورها و آپ امپ ها و ...) ساخته شده و به‌وسیله آن می‌توان طراحی و پردازش سیگنال بسیاری از مدارات الکترونیکی را اجرا نمود. در این مقاله به بررسی نسلهای مختلف نقاله‌های جریان می‌پردازیم و ساختمان مداری آنها را مورد بررسی قرار خواهیم داد.

کلید واژه: مدجریان، نقاله‌های جریان، مدارات ولتاژ و توان پایین،current mode

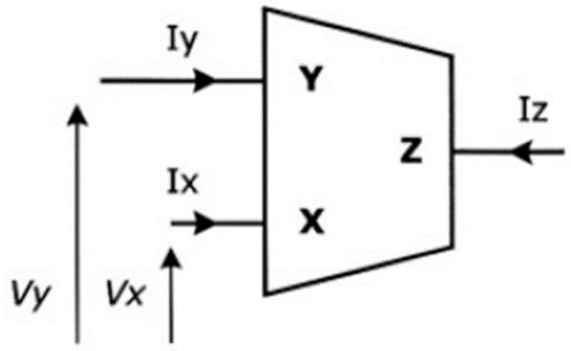
۱ – مقدمه

گرایش صنایع الکترونیکی به تکنولوژی مد جریان جهت پردازش سیگنال‌های آنالوگ و بهره‌گیری از مزایای این تکنولوژی به عنوان مکملی در کنار تکنولوژی مد ولتاژ روز به روز در حال پیشرفت می باشد. تکنولوژی VLSI باعث استفاده تعداد زیادی از المان‌ها در یک تراشه شده، که این امر باعث پیشرفت طراحی مدارات آنالوگ شده است. لذا با توجه به حجم بالای قطعات به کاررفته در یک تراشه، حجم کوچک و توان مصرفی کم مدار به همراه سرعت بالای عملکرد آن از مهم‌ترین اولویت‌ها در طراحی مدارات الکترونیک با این تراشه‌ها می‌باشد. بنابراین رسیدن به تکنولوژی که دربرگیرنده حجم مدارات کم و ولتاژ تغذیه کم باشد یکی از اولویت طراحان مدارات الکترونیک می‌باشد که این امر با پیدایش تکنولوژی CMOS به حقیقت پیوست. ازجمله تکنولوژی‌هایی که در طراحی مدارات با توان پایین و سرعت‌بالا کاربرد دارد، نقاله‌های جریان (C C) می‌باشند که اساس طراحی این مدارها بر اساس مد جریان می باشد. نقاله‌های جریان یک قطعه با سه، چهار یا پنج ترمینال است که با ترکیبی از سایر ادوات الکترونیکی (ازجمله ترانزیستورها و آپ امپ ها و ...) ساخته شده و به‌وسیله آن می‌توان طراحی و پردازش سیگنال بسیاری از مدارات الکترونیکی را اجرا نمود. قوانین طراحی مدار توسط نقاله‌های جریان بسیار با قوانین طراحی تقویت‌کننده عملیاتی (آپ امپ) شباهت دارد. چون طراحی مدارات الکترونیکی با نقاله جریان با توجه به اصل مد جریان می باشد، باعث کاهش پیچیدگی مدارهای الکترونیکی می‌گردد و تحلیل مداری آن‌ها را آسان‌تر می‌نماید. در عمل طراحی مدارهای الکترونیکی به وسیله نقاله‌های جریان در سال ۱۹۶۸ آغاز شد. در ابتدا نقاله‌های جریان مزیتی بر آپ امپ نداشتند. با پیشرفت تکنولوژی ساخت و طراحی نسل‌های بعدی نقاله‌های جریان و تمرکز بر روی نحوه کار نقاله‌های جریان در صنعت الکترونیک و ساخت مدارات به‌وسیله آن‌ها مزیت‌های نقاله جریان بر آپ امپ نمایان گردید. تعدادی از این مزایا عبارت‌اند از:

a. بهره ولتاژ بالاتر و پایدارتر
b. پهنای باند بیشتر برای پردازش سیگنال کوچک و بزرگ
c. پیچیدگی کمترمدار و همچنین پیچیدگی‌های کمتر معادلات آن‌ها برای طراحی
d. عدم وابستگی به عناصر خارجی مدار
e. سرعت‌بالا در پردازش سیگنال
f. امپدانس خروجی بالا داشتن بهره CMRR بهتر در تقویت‌کننده‌ها

۲- نسل اول نقاله‌های جریان (CCI)

نقاله‌های جریان در سال ۱۹۶۸ توسط سدرا و اسمیت معرفی شدند. اما مزایای واقعی و تأثیر نوآورانه آن‌ها در آن زمان مشخص نبود. در سال بعد با نفوذ رو به رشد، روش نقاله جریان به‌عنوان یک راه برای طراحی مدار های LV و LP مورد استفاده قرار گرفت. نقاله‌های جریان محبوبیتشان افزایش یافت. نقاله جریان بلوک اول که برای نسل اول شناسایی شد نقاله جریان CCI نامیده شد. CCI یک دستگاه با سه ترمینال است.



شکل ۱: ارائه بلوک CCI

در مدار بالا، پورت Y لزومی نداشت که به زمین وصل شود، می‌توانست به ولتاژ V_Y وصل شود. به نظر می‌رسید که ولتاژ نقطه‌ی X مستقل از جریان منبع به X باشد. همچنین جریانی از Y به X و مستقل از V_Y شارش می‌یابد و در انتها جریانی معادل با X در خروجی یعنی پورت Z با امپدانس بالا به دست می‌آید. بنابراین ترمینال Z رفتار یک منبع جریان با امپدانس خروجی بالا را نشان می‌دهد. نکته‌ی مهم این است که ولتاژ X که توسط Y حاصل می‌گردد، به جریان جاری‌شده در ترمینال X بستگی ندارد و جریان جاری‌شده در ترمینال Y که توسط X ایجاد می‌گردد به ولتاژ اعمال‌شده به Y وابسته نیست. عملکرد مدار مستقل از مقدار دقیق V_{SS} است. بنابراین مدار شکل ۱ یک شبکه سه پورتی است با معادله ماتریسی زیر توصیف می‌شود.

$$\begin{bmatrix} i_Y \\ V_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ i_X \\ V_Z \end{bmatrix}$$

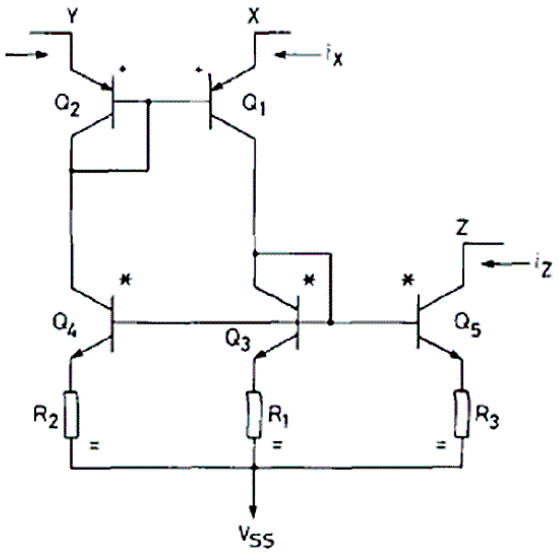
که در آن تمامی متغیرها مقادیر لحظه‌ای را نشان می‌دهند و معادلات به‌صورت زیر هستند.

$$i_Y = i_X$$
$$V_X = V_Y$$
$$i_Z = \pm i_X$$

CCI دو نوع است. $CCI+$ و $CCI-$.

در $CCI+$، $i_Z = i_X$ و در $CCI-$، $i_Z = -i_X$.

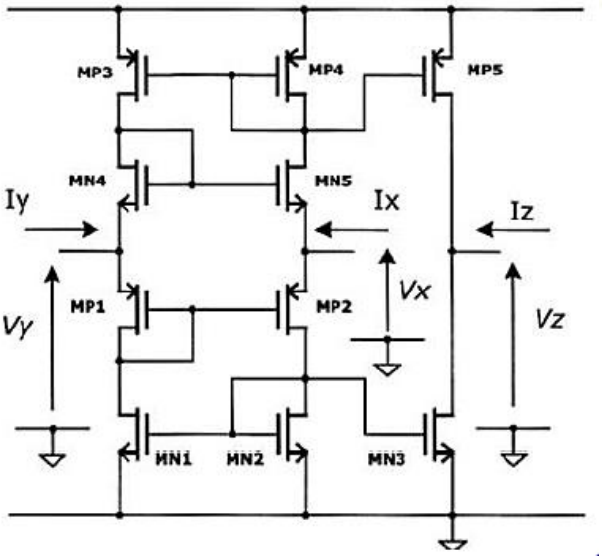
شکل زیر مدار اولین نسل نقاله جریان CCI با ترانزیستور دوقطبی را معرفی می‌کند.



شکل ۲: اولین نسل نقاله جریان CCI با ترانزیستور

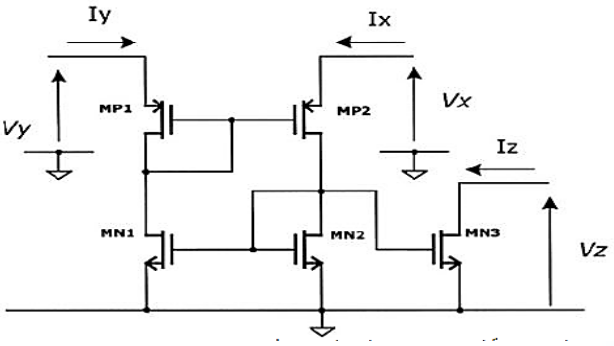
در مدار شکل ۲، Q_1 ترانزیستور منبع جریان است که امیتر آن از طریق مقاومت R به ولتاژ کنترل V_C وصل شده است. ترانزیستور Q_2، ترانزیستور استفاده شده به‌عنوان دیود جبران ساز است و امیترش به زمین وصل است. ترانزیستورهای Q_3 و Q_4 و Q_5 یک آیینه جریان دو ورودی تشکیل می‌دهند. این آیینه جریان، جریانی را که در Q_1 وجود دارد به‌طور آیینه‌ای به Q_2 وارد می‌کند. بنابراین مدل‌سازی V_EB دو ترانزیستور و ولتاژ در امیتر Q_1 معادل با صفر است. این کار جریان ترانزیستور Q_1 را برابر با V_C/R می‌کند. ازآنجاکه Q_3 و Q_4 و Q_5 قطعاتی جدا از هم هستند، تطبیقشان خوب نبوده و مقاومت‌های امیتر برای بهبود عملکرد آیینه‌ای اضافه شده‌اند.

در ساختار نقاله جریان مرتبه اول CCI نشان داده شده است. در شکل ۳ می‌توان به‌جای ترانزیستورهای دوقطبی از ترانزیستورهای MOS استفاده نمود. در آن شکل در صورت یکسان بودن ترانزیستورهای مورد استفاده و با خاصیت آیینه شدن جریان در این ساختار، مقدار جریان‌های Q_3 و Q_4 برابر خواهد شد و درنتیجه مقدار V_EB آن‌ها نیز یکسان می‌شود و درنتیجه جریان‌های i_Y و i_X برابر خواهد شد. مهم‌ترین مشکل در ساخت این مدار این است که نمی‌توان ترانزیستورهای دوقطبی یکسان ساخت و جریان‌های i_Y و i_X برابر نخواهد شد. که این مشکل با ساخت ترانزیستورهای MOS به علت کیفیت بالای آن‌ها برطرف گردید که مدار جدید به شکل زیر خواهد شد:



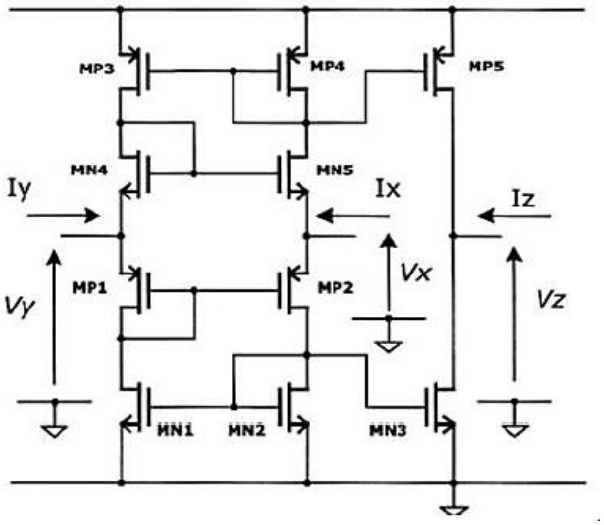
شکل ۳: پیاده‌سازی نقاله جریان با استفاده از ترانزیستورهای MOS

در مثال بالا ترانزیستورهای $NMOS$ و M_3 و M_4جریان را به‌صورت آیینه‌ای در ترانزیستورهای $PMOS$ و M_1 و M_2 جاری می‌کنند که باعث اعمال ولتاژ یکسان داخل ترمینال X و Y می‌شود. شکل‌های زیر نمونه‌هایی از نقاله‌های نسل اول با استفاده از کلاس A و AB را نشان داده‌اند. شکل زیر مدار نقاله جریان نسل اول با بایاس ثابت را نشان می‌دهد.



شکل ۴: نقاله‌های جریان نسل اول با استفاده از کلاس A

ولتاژ V_Y به M_{P_1} و ولتاژ V_X به M_{P_2} اعمال می‌شود و از طریق آیینه جریان MN_1 و MN_2 ، i_X برابر با i_Y می‌شود.



شکل ۵: نقاله جریان نسل اول با استفاده از کلاس AB

معایب

طراحی مدارها بر اساس CCI در برخی از مدارها می‌تواند تبدیل به مشکلاتی شود، چون جریان در تمام ترمینال‌های بلوک جاری می‌شود. این شاید محدودیت بزرگ‌تر دستگاه CCI است که باعث کاهش انعطاف‌پذیری و تنوع آن می‌شود. همان‌طور که گفته شد موفقیت نقاله‌های جریان تنها زمانی به دست آمده که $CCII$ دو سال بعد از CCI معرفی‌شده بود.

۳- نسل دوم نقاله‌های جریان CCII1

با توجه به تنوع کاربرد نقاله‌های جریان در سال ۱۹۶۸ نسل جدیدی از نقاله‌ها طراحی و به بازار عرضه شد که شبیه نوع اول بود فقط به ترمینال Y جریانی وارد نمی‌شد. این ترمینال امپدانس بی‌نهایت را نشان می‌دهد درحالی‌که ترمینال X امپدانس صفر را نشان می‌دهد. ولتاژ در نقطه X، ولتاژ در نقطه Y را دنبال می‌کند، درحالی‌که جریان وارد شده به ترمینال Y صفر است. زمانی که جریان به ترمینال X وارد شود، این جریان به ترمینال Z هم وارد می‌شود، که این ترمینال مانند یک منبع جریان با امپدانس خروجی بالا است. اگر مدار موردنظر CCII+ باشد جریان Z باید مثبت باشد. درصورتی‌که اگر CCII- باشد باید این جریان منفی باشد. دومین سری نقاله‌های جریان با معادله ماتریسی زیر توصیف می‌شود:

$$\begin{bmatrix} i_Y \\ V_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ i_X \\ V_Z \end{bmatrix}$$

www.kahrobaonline.ir

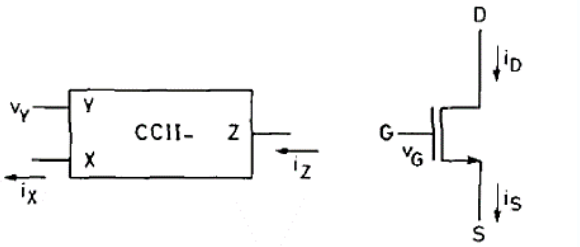
که به‌طور معادل به‌صورت روابط زیر است:

$$i_Y = 0$$
$$V_X = V_Y$$
$$i_Z = \pm i_X$$

طراحان نقاله‌ها می‌دانستند که گرچه آن‌ها یک بلوک قدرتمند طراحی کرده‌اند، اما تا زمانی که به شکل IC درنیاید مفید نمی‌باشد. برای درک CCII، آپ امپ بلوک ساختمانی آسانی نیست، چون یک قطعه مد ولتاژ است درحالی که نقاله یک قطعه مد جریان است.

۳-۱- اساسی برای پیاده‌سازی مدار CCII

ترانزیستور MOS از لحاظ عملکرد مانند یک نقاله جریان نوع دوم CCII عمل می‌کند. اگر ترانزیستور ایدئال باشد، V_{GS} آن به صفر نزدیک می‌شود، در این حالت یک ولتاژ اعمال شده به گیت، منجر به یک ولتاژ معادل در سورس می‌شود. زمانی که ترمینال گیت (Y) تقریباً مدارباز باشد، ترمینال سورس امپدانس ورودی صفر را نشان می‌دهد. یک جریان پیوسته از سورس به درین حمل می‌شود و نیز سطح امپدانس برای ترمینال Z بی‌نهایت می‌شود. نتیجه می‌گیریم که یک ترانزیستور ایدئال MOS به عنوان یک نقاله جریان منفی (CCII−) عمل می‌کند.



شکل ۶: مقایسه‌ی ترانزیستور NMOS با CCII −

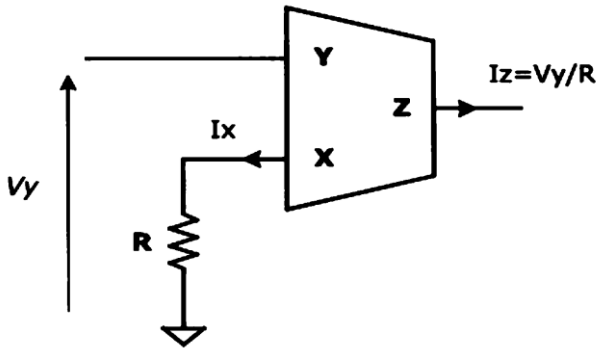
همانند قطعات اکتیو در مد جریان، نقاله‌های جریان نسل دوم (CCII)، بلوک‌های ساختمانی فراگیری برای انواع مدارها هستند. برای افزایش کاربردهای المان‌های CCII، اصلاحات زیادی صورت گرفته که تعدادی از آن‌ها عبارت‌اند از:

- نقاله جریان کاملاً کنترل‌کننده جریان CMOS (CFBCCII)
- نقاله جریان دیفرانسیلی مختلف (DDCC)
- نقاله‌های ولتاژ دیفرانسیلی مختلف نقاله (DVCC)های
- جریان نسل دوم دیفرانسیلی ((FDCCII

۳-۲- کاربرد نقاله جریان نسل دوم (CCII)

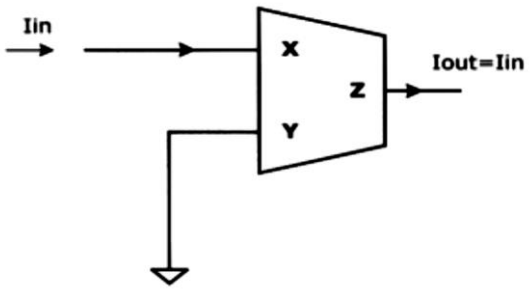
نقاله‌های نسل دوم در طراحی مدارهای الکترونیکی ازجمله منابع کنترل شونده، مبدل‌های امپدانس، معکوس کننده امپدانس، ژیراتورها، فیلترها و ... کاربرد فراوانی دارند که در ادامه به بررسی طراحی مدارات مختلف توسط CCII خواهیم پرداخت.

۳-۳- کاربرد CCII در مدار منبع جریان کنترل‌شده با ولتاژ



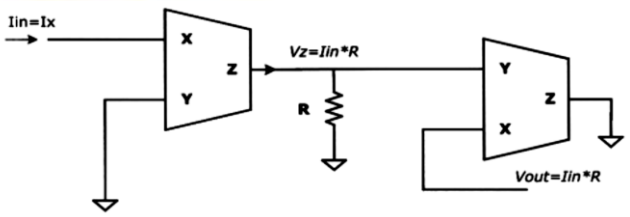
شکل ۷: مدار منبع جریان کنترل شده با ولتاژ با CCII (VCCS)

۳-۴- کاربرد CCII در مدار منبع جریان کنترل‌شده با جریان



شکل ۸: مدار منبع جریان کنترل‌شده با جریان با CCII(CCCS)

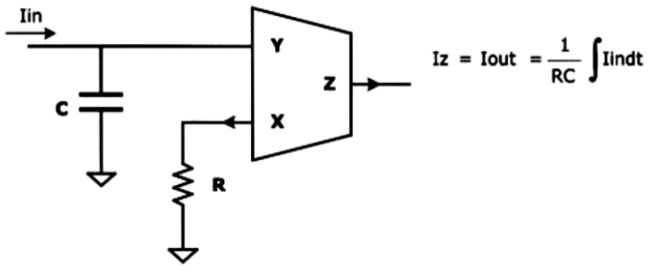
۳-۵- کاربرد CCII در مدار منبع ولتاژ کنترل‌شده با جریان



شکل ۹: مدار منبع ولتاژ کنترل‌شده با جریان با CCII(CCVS)

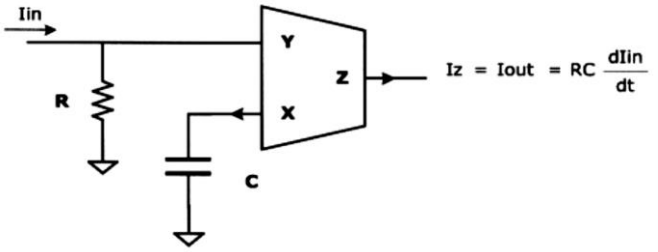
www.kahrobaonline.ir

۳-۶- کاربرد CCII در مدار تقویت‌کننده جریان



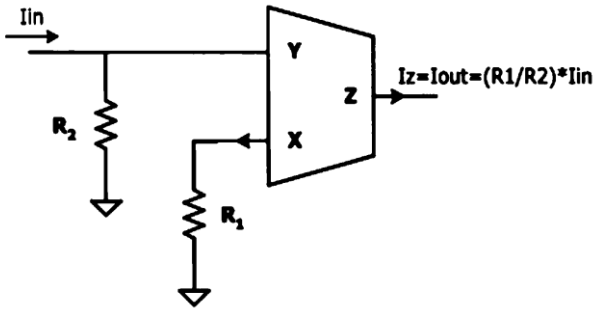
شکل ۱۰: مدار تقویت‌کننده جریان باCCII

۳-۷- کاربرد CCII در مدار مشتق گیر جریان



شکل ۱۱: مدار مشتق گیرجریان

۳-۸- کاربرد CCII در مدار انتگرال گیر جریان



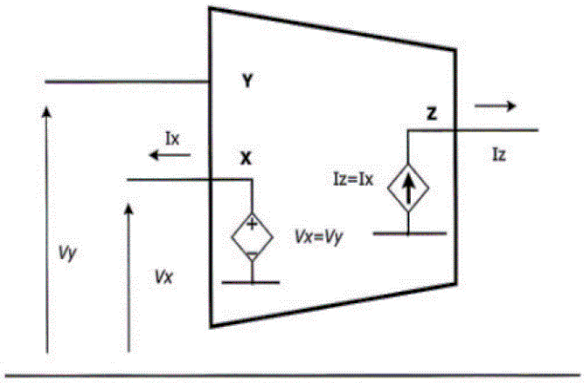
شکل ۱۲: مدار انتگرال گیر جریان

۳-۹- ویژگی‌های واقعی و ایدئال CCII

در شکل ۱۳ بلوک دیاگرام یک نقاله جریان نسل دوم ایدئال با توجه به ماتریس کاراکترها و جدول امپدانس آورده شده است.

CCII Node	Impedance level
X	0
Y	∞
Z	∞

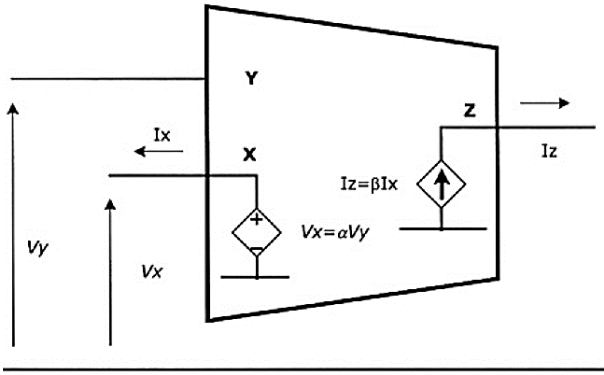
$$\begin{bmatrix} i_Y \\ V_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ i_X \\ V_Z \end{bmatrix}$$



شکل ۱۳: مدار ایدئال یک CCII

۳-۱۰- مدل واقعی یک نقاله جریان نسل دوم

در مدل واقعی یک نقاله جریان نسل دوم، دیگر ولتاژها و جریان‌ها در پایانه‌های آن یکسان نخواهند بود. در شکل (۱۴) نمایی از مدل واقعی نقاله جریان نسل دوم نشان داده‌شده است. در این شکل β و α پارامترهایی هستند که جریان‌ها و ولتاژهای ترمینال‌های مدل واقعی را به هم مرتبط می‌سازند.

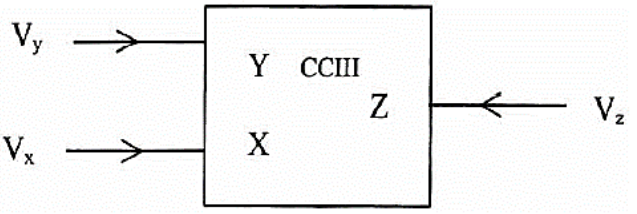


شکل ۱۴: مدل واقعی یک CCII

۴- نسل سوم نقاله‌های جریان CCIII

سومین مدل نقاله‌های جریان در سال ۱۹۹۵ میلادی توسط Fabre طراحی و ساخته شد. این مدل از نقاله جریان شباهت زیادی به نقاله‌های نسل اول یا همان CCI دارد. با این تفاوت که جریان در دو ترمینال X و Y عکس یکدیگر می‌باشد. تمامی یک CCIII در شکل زیر مشخص است:

www.kahrobaonline.ir

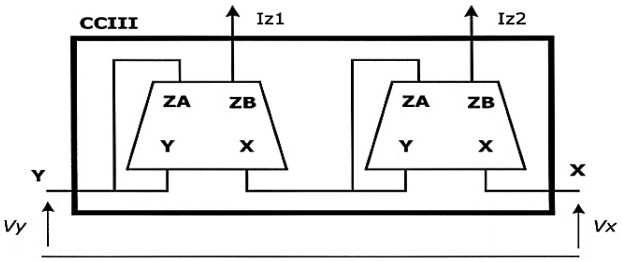


شکل ۱۵: بلوک دیاگرام نقاله جریان نسل سوم

ازلحاظ ریاضی می‌توان نقاله جریان نسل سوم CCIII را به وسیله ماتریس زیر بیان نمود.

$$\begin{bmatrix} i_Y \\ V_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & -1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ i_X \\ V_Z \end{bmatrix}$$

در شکل ۱۶ یک CCIII مبتنی بر CCII ارائه شده است.



شکل ۱۶: پیاده‌سازی CCIII مبتنی بر CCII

یک گره خروجی دوم به CCII های به کاربرده شده اضافه شده است، اما با توجه به ویژگی‌های CCII − DO، ما دو گره Z برابر داریم (هردو ZB نامیده شده‌اند) به جای آن‌هایی که مکمل هستند. یکی از این دو ترمینال ZB می‌توانند مانند گره Z از CCII در نظر گرفته شوند. در جدول ۱ مشخصات CCIII اصلی خلاصه شده است.[1]

جدول ۱: مشخصات اصلی نقاله جریان نسل سوم (CCIII)

Current Conveyor Characteristics	
Data	Simulated Value
Voltage Supply	±0.75 V
Power Consumption	98 µW
3dB Bandwidth	40 MHz
Dynamic Range	-450mV, + 450mV
Voltage Gain (α)	1.0002
Current Gain (b=β)	1.00 (Rx=10KΩ)
Current Gain (a)	1.00 (Rx=Rz=10KΩ)

یکی از کاربردهای CCIII، استفاده برای اندازه‌گیری جریان است. در آپ امپ با یک مقاومت موازی و با آپ امپ این کار انجام می‌شد. ولی در CCIII مطابق شکل ۱۷ انجام می‌شود.



شکل ۱۷: کاربرد CCIII در اندازه‌گیری جریان

مراجع

[1] Ferri, Giuseppe, and Nicola C. Guerrini. Low-voltage low-power CMOS current conveyors. Springer Science & Business Media, 2003.

[2] P-Areny,R.&Webster,J.G,"Log and Antilog amplifiers",Analog signal Processing,Wiley,PP.293-321,1999.

[۳] بلالیان، محسن. (۱۳۹۲). طراحی مدار لگاریتمی با استفاده از نقاله جریان. دانشگاه آزاداسلامی، واحد اراک

[۴] ساکی، مریم. (۱۳۹۵). طراحی یک مبدل آنتی لگاریتمی جدید با استفاده از نقاله جریان. دانشگاه آزاداسلامی، واحد اراک